



1. 简介

EM78P451 是一个具有低功耗和高速 CMOS 技术的 8 位微处理器。它的操作核心由 RISC 类体系结构实现。一次性可编程 (OTP) 版本不管在批量生产或工程试验上都是灵活的。不论用户购买量多少, 其价格是令人满意的。EM78P451 具有串行外围接口 (SPI) 的功能和易于执行的 RS-232。这非常适合有线通信。只有 58 条指令需要学习。EMC 在线仿真器可以编译用户程序。

2. 特征

- 工作电压范围: 2.3V~5.5V。
- 适用的温度范围: 0°C~70°C 。
- 工作频率范围:
 - 晶体类型: 在 5V 时 DC~20MHz, 在 3V 时 DC~8MHz, 在 2.3V 时 DC~4MHz。
 - RC 类型: 在 5V 时 DC~4MHz, 在 3V 时 DC~4MHz, 在 2.3V 时 DC~4MHz。
- 可用串行外围接口 (SPI)。
- 低功耗:
 - 在 5V/4MHz 时, 电流小于 3mA。
 - 典型睡眠电流 10 μ A。
- 4K x 13 位片内 ROM(EM78P451)。
- 11 个特殊功能寄存器组。
- 140 x 8 位通用寄存器组。
- 5 个双向 I/O 端口组 (35 个 I/O 管脚)。
- 3 个 LED 直接驱动管脚, 带内部串联电阻。
- 内嵌 RC 振荡器。外接电阻, 偏差 \pm 10%。
- 内嵌上电复位。
- 5 层堆栈用于子程序和中断嵌套。
- 8 位实时时钟/计数器 (TCC), 溢出中断。
- 每个指令周期有两个机器时钟或四个机器时钟周期。
- 省电模式。
- I/O 端口有可编程唤醒功能。
- 可编程看门狗功能。
- 12 个唤醒管脚。
- 2 个漏极开路管脚。
- 2 个 R-option 管脚。
- 32 个可编程输入上拉电阻管脚。
- 封装型式:
 - * 40 个 DIP 管脚 600mil: EM78P451P。
 - * 44 个 QFP 管脚: EM78P451AQ。
- 四种类型中断:
 - 1、外部中断 (/INT)。
 - 2、SPI 传输完成中断。
 - 3、TCC 溢出中断。
 - 4、Timer1 比较器匹配中断。



3. 管脚分配

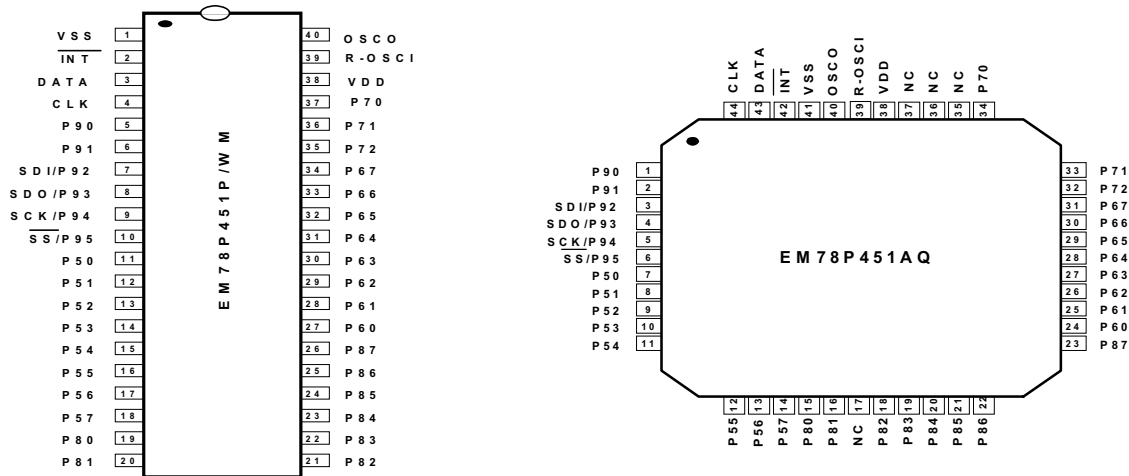


图 1 管脚分配

表 1 管脚描述

Symbol	Pin No.	Type	Function Description
R-OSCI	39	I	* XTAL模式为晶体输入;在内部电容外部电阻模式中接 56Kohm±5%上拉电阻产生 1.8432MHz频率.
OSCO	40	O	* XTAL模式中为晶体输出; RC模式中为指令时钟输出.
P90~P95	5~10	I/O	* 通用双向I/O口.所有引脚都可由软件设置为上拉. P90和P91引脚变化唤醒芯片.
P80~P87	19~26	I/O	*通用双向I/O口. 所有引脚都可由软件设置为上拉. P80 和P81有R-OPTION功能.
P70~P72	37~35	I/O	*由软件设置为输出时, 内部串联电阻可直接驱动LED.
CLK	4	I/O	*P74和P76相连. * P74可由软件设置为上拉, 引脚变化唤醒芯片. * P76可由软件设置为漏极开路.
DATA	3	I/O	* P75和P77相连. * P75可由软件设置为上拉, 引脚变化唤醒芯片. * P77可由软件设置为漏极开路.
P60~P67	27~34	I/O	* 通用双向I/O口. 可由软件设置为上拉, 引脚变化唤醒芯片.
P50~P57	11~18	I/O	*通用双向I/O口. 可由软件设置为上拉.
VDD	38	-	* 电源.
VSS	1	-	* 地.
/INT	2	I	* 中断史密特触发引脚. * 下降沿触发.



			* 用户可由软件使能,内部上拉电阻约见50Kohms.
SDI	7	I/O	* 串行数据输入.
SDO	8	I/O	* 串行数据输出.
SCK	9	I/O	* 串行数据时钟
/SS	10	I/O	* 从器件选择.

4.功能描述

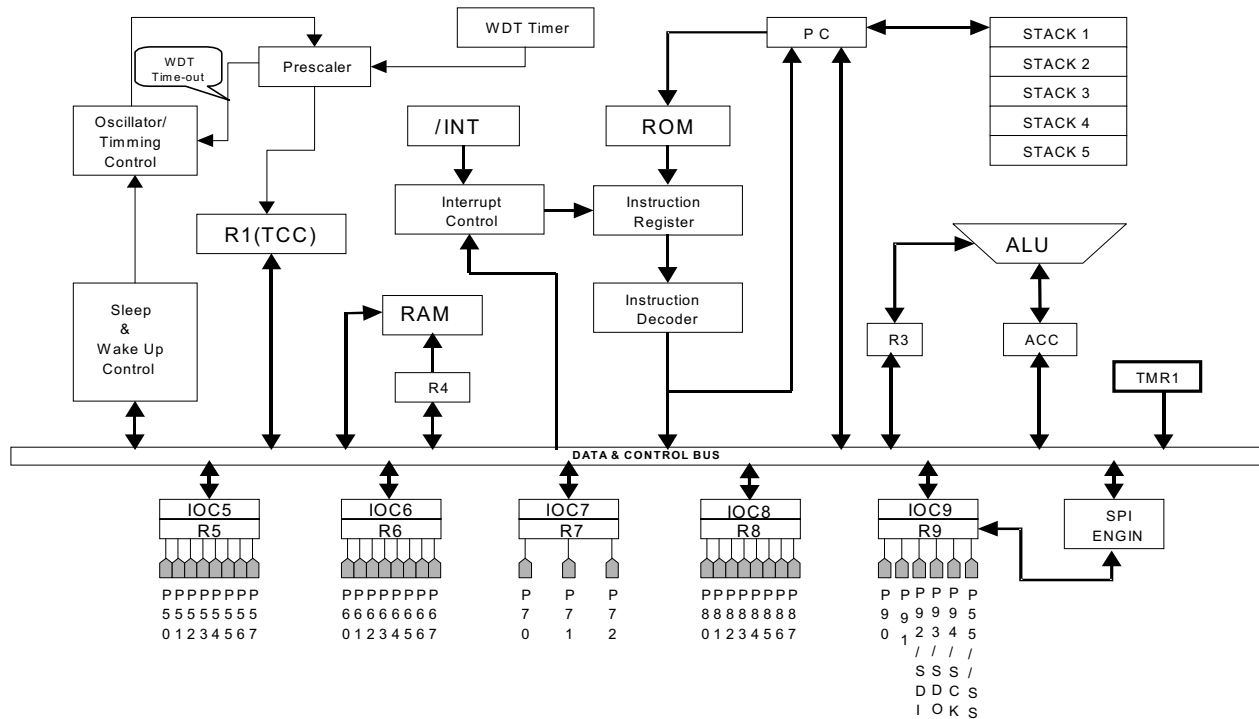


图 2 功能模块图

4.1 操作寄存器组

1. R0 (间址寄存器)

R0 不是一个实际存在的寄存器。它用于间接地址的指针。任何使用 R0 作为寄存器的指令实际上是允许数据由 RAM 可选寄存器 (R4) 所指向。

2. R1(TCC)

每个指令周期时钟增 1。
可由程序读写。

3. R2(程序计数器)和堆栈

R2 和硬件堆栈为 12 位宽。



致程序计数器改变的指令（例如：MOV R2,A）时，PS0~PS1 将装入程序计数器的第 11 和第 12 位，从而选择一个程序页。注意,RET(RET,RETI)指令不改变 PS0~PS1。在 EMP451 中,PS1 位没用,不能被改变。

PS1	PS0	Program memory page [Address]
0	0	Page 0 [000-3FF]
0	1	Page 1 [400-7FF]
1	0	Page 2 [800-BFF]
1	1	Page 3 [C00-FFF]

Bit7 (GP) 通用读/写位。

5、R4 (RAM 选择寄存器)

Bits 0~5 用于在间址寻址下选择寄存器（地址：00~3F）。

Bits 6~7 选择寄存器组。

如果没有使用间址寻址方式，RSR 可以用作一个 8 位通用读/写寄存器。

图 4 描述数据存储器的结构。

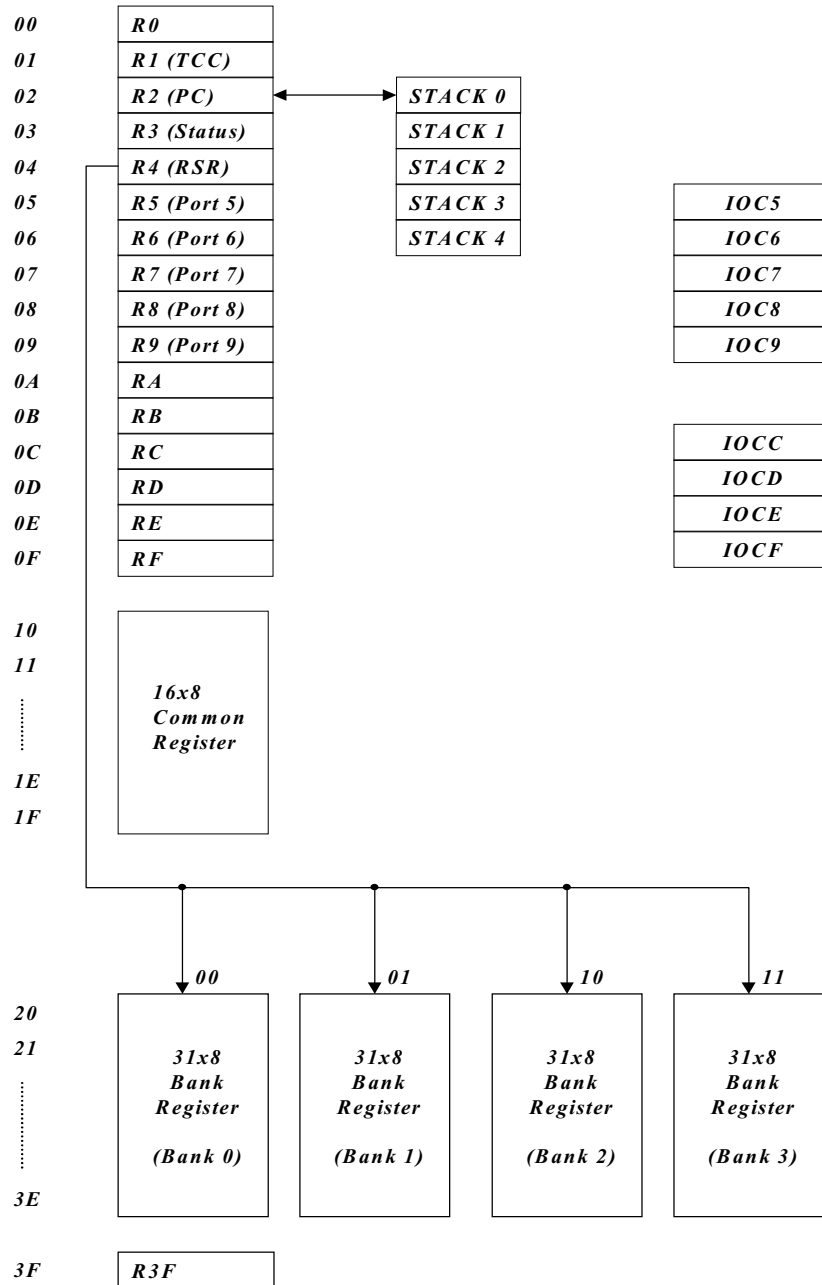


图 4 数据存储结构



6. **R5~R8 (端口 5~端口 8)**

四个 I/O 通用寄存器。

P74 和 P76 可以从 DATA 管脚读/写数据。P75 和 P77 可以从 CLK 管脚读/写数据。

7. **R9 (端口 9)**

6 位 I/O 寄存器。它的最高两位的值将被读作“0”。

8. **RA (SPIRB: SPI 读缓冲区)**

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x0A	SPIRB/RA	SRB7	SRB6	SRB5	SRB4	SRB3	SRB2	SRB1	SRB0

SRB7~SRB0 是 SPI 读缓冲区八位数据。

9. **RB (SPIWB: SPI 写缓冲区)**

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x0B	SPIWB/RB	SWB7	SWB6	SWB5	SWB4	SWB3	SWB2	SWB1	SWB0

SWB7~SWB0 是 SPI 八位写缓冲区。

10. **RC (SPIS: SPI 状态寄存器)**

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x0C	SPIS/RC	--	--	--	TM1IF	OD3	OD2	RBFIF	RBF

TM1IF (4): (bit4)

1=在 TIMER1 模式, 接受完成, 如果中断允许, 将发生中断。

0=在 TIMER1 模式, 接受没有完成, 中断不会发生。

OD3 (3): 漏极开路控制

1=SDO 允许漏极开路。

0=SDO 不允许漏极开路。

OD4 (2): 漏极开路控制

1=SCK 允许漏极开路。

0=SCK 不允许漏极开路。

RBFIF (1): 接受缓冲区满中断标志位

1=接受完成, SPIB 缓冲区已满。如果中断允许, 将发生中断。

0=接受未完成, SPIB 缓冲区是空的。

RBF (0): 接受缓冲区满标志位

1=接受完成, SPIB 缓冲区已满。

0=接受未完成, SPIB 缓冲区是空的。

11. **RD (SPIC: SPI 控制寄存器)**

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x0D	SPIC/RD	CES	SPIE--	SRO--	SSE	-	SBRS2	SBRS1	SBRS0

CES (7): 触发边沿选择

1=数据下降沿移出, 上升沿移入。高电平保持。

0=数据上升沿移出, 下降沿移入。低电平保持。

SPIE (6): SPI 允许位

1=允许 SPI 模式。

0=禁止 SPI 模式。

SRO (5): SPI 读溢出。



1=当前一个数据在 SPIB 寄存器中,同时又收到一个新的数据,在这种情况下,SPIB 寄存器中的数据将会破坏,为了避免这种情况,即使在传送数据时,最好读取 SPIB 寄存器内容。

0=无数据溢出。

SSE(4):SPI 移位使能位。

1=开始移位,为 1 表示正在传送数据。

0=一个数据传送结束,,下一个数据可以传送。

SBRS2~SBR0:(SPI 波特率选择位)

SPI 波特率选择在 SPI 章节中举例说明。

12. RE(TMR1:TIMER1 寄存器)

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x0E	TMR1/RE	TMR17	TMR16	TMR15	TMR14	TMR13	TMR12	TMR11	TMR10

TMR17~TMR10 一直在增加,直到与 PWP 寄存器相同。然后变为 0。

13. RF(PWP:脉宽预置寄存器)

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x0F	PWP/RF	PWP7	PWP6	PWP5	PWP4	PWP3	PWP2	PWP1	PWP0

PWP7~PWP0 设置成与波特率时钟期望宽度。

14. R20~R3E (通用寄存器)

RA~R1F 和 R20~R3E (包括存储区 0~3) 是通用寄存器组。

15. R3F (中断状态寄存器)

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x3F	ISR/R3F	-	-	-	-	TM1IF	SPIIF	EXIF	TCIF

- Bit0 (TCIF) TCC 时钟溢出中断标志位。当 TCC 时钟溢出时进行置 1, 用软件清 0。
- Bit1 (EXIF) 外部中断标志位。由/INT 管脚的下降沿进行置 1, 用软件清 0。
- BIT2(SPIIF) SPI 中断标志位。传输完成置 1, 用软件清 0。
- BIT3(TM1IF) TMR1 中断标志位。由比较器置 1, 用软件清 0。
- Bit4~7 保留并且读为“0”。
- “1”意味着中断请求,“0”表示无中断。
- R3F 可以用指令清零,但是不能用软件置 1。
- IOCF 是中断屏蔽寄存器。
- 注意:读 R3F 的内容是 R3F 和 IOCF 相与的结果。

4.2 特殊功能寄存器组

1、A (累加器)

- 内部数据传输,或者指令操作数保持。
- 它是一个不可寻址寄存器。

2、CONT (控制寄存器)

7	6	5	4	3	2	1	0
/PHEN	/INT	-	-	PAB	PSR2	PSR1	PSR0

- Bit7 (/PHEN) I/O 管脚上拉使能位。
0: P60~P67、P74~P75、P90~P95 具有内部上拉功能。
1: 上拉功能无效。
- Bit6 (/INT) 中断使能位,它不能用指令 CONTW 写入。



- 0: 由指令 DISI 设置中断屏蔽。
- 1: 由指令 ENI/RETI 设置中断使能。

Bit4,5 未用, 读为 0。

- Bit3 (PAB) 预分频器分配位。
 - 0: TCC
 - 1: WDT

Bit0 (PSR0) ~ Bit2 (PSR2) TCC/WDT 预分频位

PSR2	PSR1	PSR0	TCC Rate	WDT Rate
0	0	0	1:2	1:1
0	0	1	1:4	1:2
0	1	0	1:8	1:4
0	1	1	1:16	1:8
1	0	0	1:32	1:16
1	0	1	1:64	1:32
1	1	0	1:128	1:64
1	1	1	1:256	1:128

- CONT 寄存器的 Bit0~3,7 位是可读可写的。

3. IOC5~IOC9 (I/O 端口控制寄存器)

- “1” 设置相关 I/O 管脚为高阻抗, “0” 设置相关 I/O 管脚为输出。
- P74 和 P76 不能同时定义为输出管脚。P75 和 P77 同样如此。
- 寄存器 IOC9 只有低 6 位是可用的。

4. IOCC(T1CON: Timer1 控制寄存器)

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x0C	T1CON/IOCC	0	0	0	0	0	TM1E	TM1P1	TM1P0

TM1E (bit2): Timer1 功能允许位

- 1=允许 Timer1 功能
- 0=禁止 Timer1 功能

TM1P (bit1~bit0): Timer1 预分频位

Timer1 预分频表将在后面的章节中举例说明。

5. IOCD (上拉控制寄存器)

7	6	5	4	3	2	1	0
S7	-	-	-	/PU9	/PU8	/PU6	/PU5

- /PU5,/PU6,/PU8,/PU9 默认值=1, 它意味着上拉功能无效。
- /PU6,/PU9 与 /PHEN 相与, 任一个为 “0” 时上拉功能有效。
- S7 定义 P70~P72 的驱动能力。
 - 0: 正常输出。
 - 1: LED 增强驱动能力。



6. IOCE (WDT 控制寄存器)

7	6	5	4	3	2	1	0
-	ODE	WDTE	SLPC	ROC	-	-	/WUE

- Bit0 (/WUE) 用于定义 P60~P67,P74~P75 和 P90~P91 唤醒功能控制位。
 - 0: 唤醒功能有效
 - 1: 唤醒功能无效
 /WUE 位是可读可写的。
 Bit3 (ROC) ROC 用于 R-option。设置 ROC 为 1,控制器可读取 R-option 管脚 (P80,P81) 的状态。清除 ROC 将使 R-option 功能无效。令外, 介绍一下 R-option 功能。用户必须用一个 560K 的外部电阻(Rex)将管脚 P81 或者 P80 与 VSS 连接起来。如果 Rex 相连/未连接到 VDD, P80(P81)的状态将被读为“0”/“1”。(参考图 7 (b))。ROC 位是可读可写的。
 Bit4 (SLPC) 此位由硬件在唤醒信号的下降沿置 1, 由软件进行清 0。SLPC 用于控制振荡器振荡。当由高到低变化时, 振荡器 停振 (振荡器停止工作, 控制器进入 SLEEP2 模式)。当由低到高变化时, 振荡器起振 (控制器从 SLEEP2 模式唤醒)。为了确保振荡器的输出稳定, 一旦振荡器从停振到再次起振, 需要大 约 18ms (振荡器建立时间, OST) 的延迟,再执行下一条程序指令。OST 在从休眠模式唤醒时就被激活, 不管代码选项位 ENWDT 是否设置为“0”,OST 都会唤醒。如果代码选项位 ENWDT 为“1”, WDT 在唤醒后有效。图 5 描述了 SLEEP2 模式及被唤醒的输入触发原理。SLPC 位是可读可写的。
- Bit5 (WDTE) WDT 控制位。
 - WDTE 位仅在代码选项位 ENWDT 为“1”时有效。如果 ENWDT 代码选项位为“1”, 则 WDT 由 WDTE 位设置为无效/有效。
 - 0: WDT 无效
 - 1: WDT 有效
 WDTE 位在代码选项位 ENWDT 为“0”时无效。也就是说, 如果 ENWDT 位为“0”, 不管 WDTE 位如何设置, WDT 都是无效。
 WDTE 位是可读可写的。
- Bit6 (ODE) 漏极开路控制位。
 - 0: P76 和 P77 都是正常 I/O 管脚。
 - 1: P76 和 P77 都是漏极开路。
 ODE 位是可读可写的。
- Bit1,2,7 未使用。

7. IOCF (中断屏蔽寄存器)

7	6	5	4	3	2	1	0
-	-	-	-	TM1IE	SPIIE	EXIE	TCIE

- Bit0 (TCIE) TCIF 中断使能位。
 - 0: TCIF 中断禁止
 - 1: TCIF 中断允许
- Bit1 (EXIE) EXIF 中断使能位。
 - 0: EXIF 中断禁止
 - 1: EXIF 中断允许
- Bit2 (SPIIE) SPI 中断使能位。

- 0: SPI 中断禁止
- 1: SPI 中断允许
- Bit3 (T1IE) T1IE 中断使能位。
 - 0: T1IE 中断禁止
 - 1: T1IE 中断允许
- Bit4~7 未使用。
- 通过设置 IOCF 的相关控制位为“1”可以单个中断使有效。
- IOCF 寄存器是可读可写的。

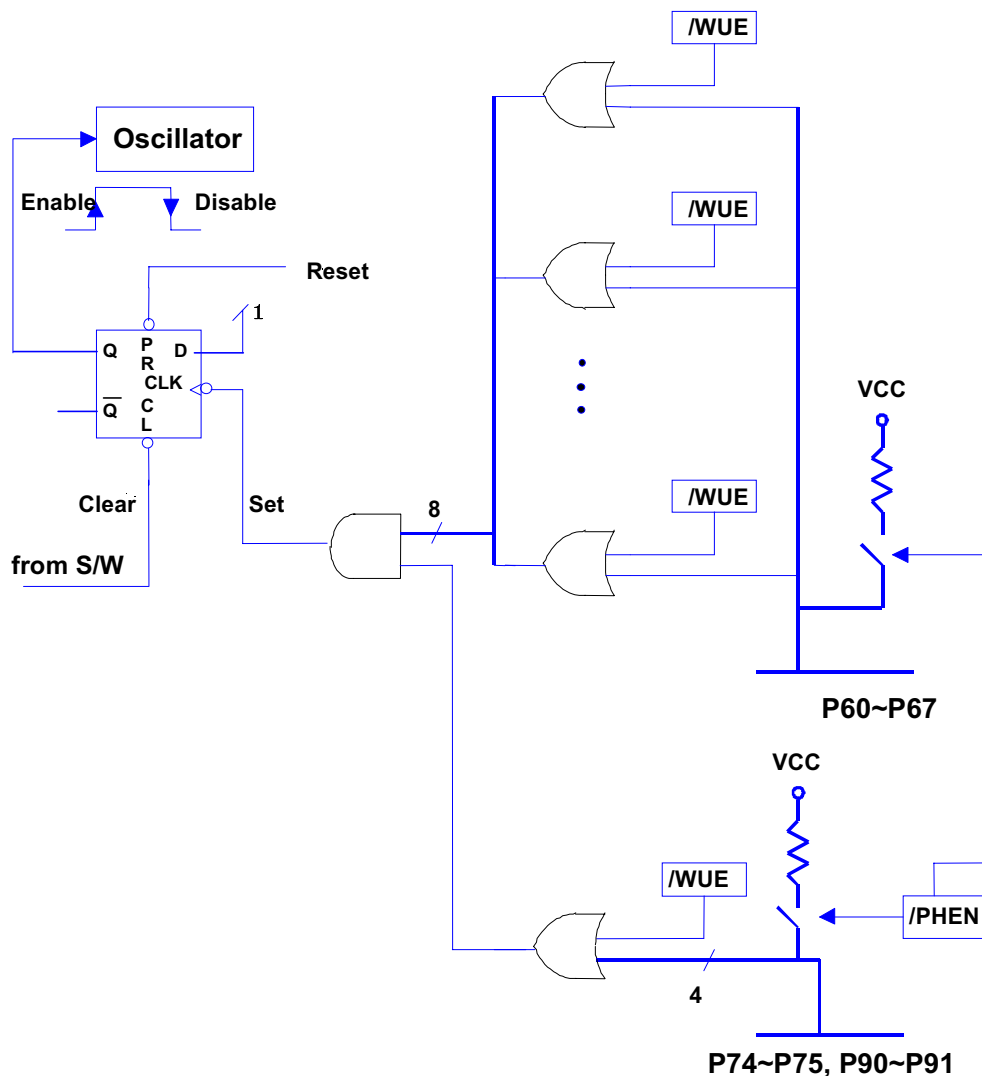


图 5 休眠模式模块图和 I/O 端口的唤醒电路



4.3 TCC/WDT 预分频器

有一个 8-bit 计数器可以作为 TCC 或 WDT 的分频器。这个预分频器在同一时刻只能提供给 TCC 或 WDT 之一使用，CONT 寄存器的 PAB 位用于决定预分频器的分配情况。PSR0~PSR2 位决定预分频器的系数。当分配给 TCC 模式时，预分频器通过每次写入 TCC 的指令清除。当分配给 WDT 模式时，WDT 和预分频器由指令 WDTC 和 SLEP 进行清 0。图 6 描述了 TCC/WDT 的电路图。

- R1(TCC)是一个 8-bit 定时器/计数器。TCC 在每个指令周期（无预分频）加 1。
- WDT 是一个自由运行的片内 RC 振荡器。即使是振荡器关闭（例如：在休眠模式），WDT 仍然保持运行。在正常操作或者休眠模式方式，WDT 溢出（如果有效）将导致复位。在正常模式下，WDT 在任何时候都可以通过软件编程设置为无效或有效（如果代码选项位 ENWDT 为“1”）。参考 IOCE 寄存器的 WDTE 位。没有预分频器时，WDT 的时间输出周期大约是 18ms。¹

4.4 I/O 端口

I/O 寄存器组，端口 5~端口 9，是双向三态 I/O 端口。P60~P67,P74~P75 和 P90~P91 通过软件控制可以具有内部上拉，P60~P67,P74~P75 和 P90~P95 通过软件控制可以具有唤醒功能。P76~P77 通过软件控制可以具有漏极开路功能。P80~P81 可由软件设置为 R-option 功能，当使用了 R-option 功能，建议 P80~P81 作为输出管脚。在 R-option 有效的周期内，P80~P81 必须编程为输入管脚。如果在使用 R-option 功能时在 P80(P81)管脚连接了外部电阻，应该注意在低电源下的电流消耗。

通过编程控制 I/O 控制寄存器组（IOC5~IOC9），I/O 端口可以被定义为“输入”或“输出”管脚。I/O 寄存器组和 I/O 控制寄存器组都是可读可写的。图 7 描述了 I/O 接口电路。注意在读取 I/O 端口时输入和输出管脚的读取路径是不同的。

¹注意： VDD=5V, 振荡器起振时间为 16.2ms± 30%
VDD=3V, 振荡器起振时间为 18ms± 30%

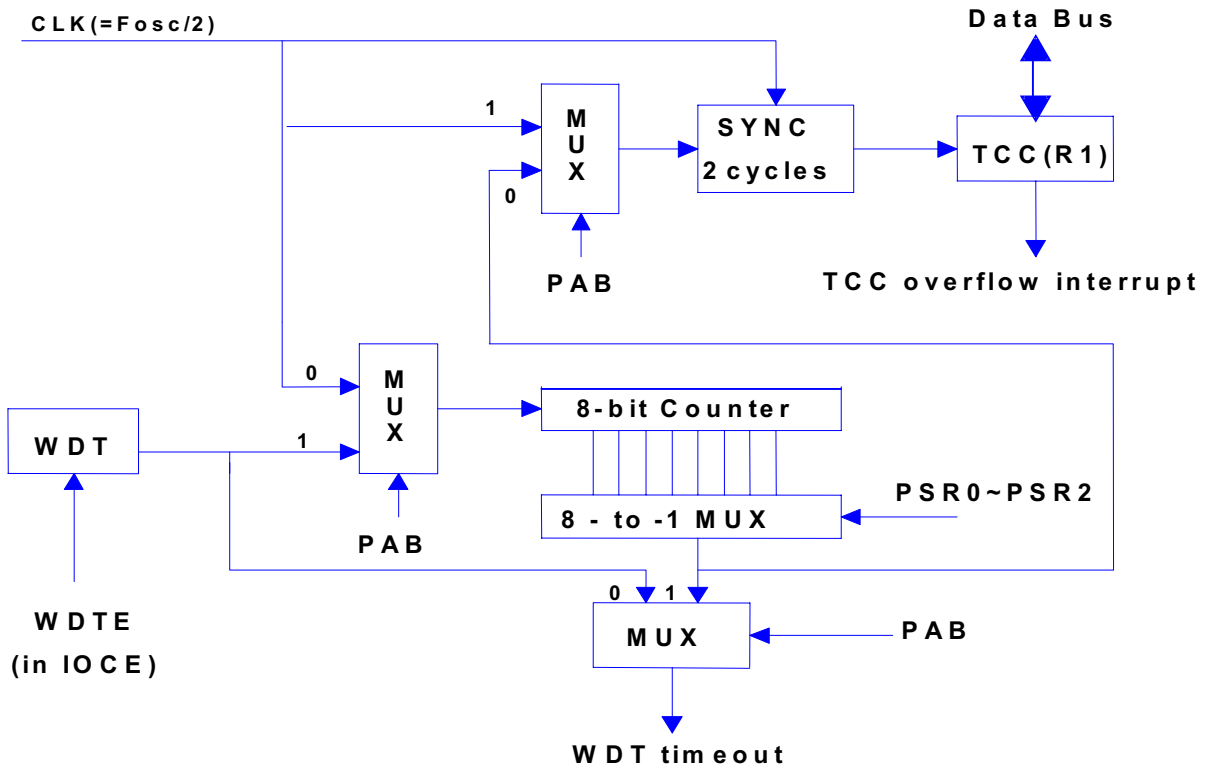


图 6 TCC 和 WDT 的模块图

1. 综述与特点

综述：

图 8、图 9 和图 10 描述了 EM78P451 如何通过 SPI 模块与其它设备进行通信。如果 EM78P451 是主控制器，它通过 SCK 传送时钟信号。一对 8 位数据在同时进行传送和接收。但是，如果 EM78P451 被定义为从设备，它的 SCK 就被编程作为一个输入。数据将根据时钟速率和选择边沿连续发送。

特征：

- 可用于主模式或从模式。
- 三线或四线同步通信，也就是全双工。
- 可编程的通信波特率。
- 可编程时钟极性（RD bit7）。
- 读缓冲区满,产生中断标志。
- 位传输频率最大达到 8MHZ。

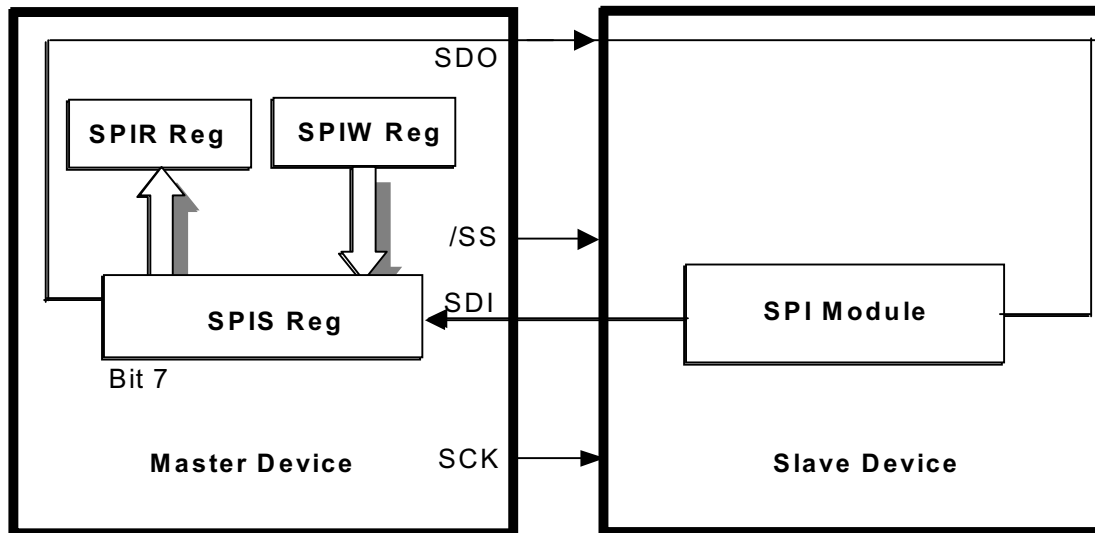


图 8 SPI 主/从通信

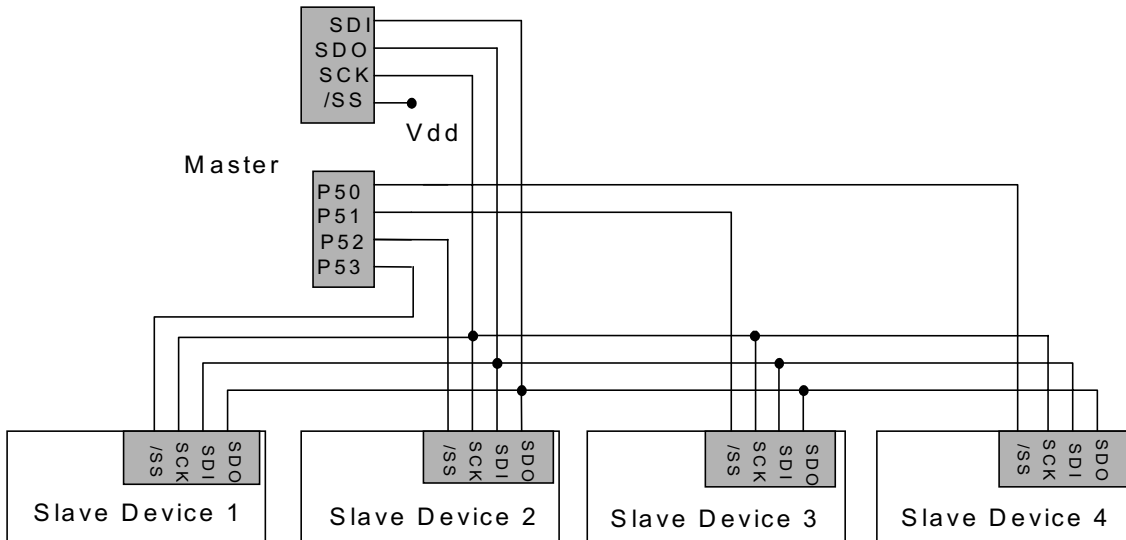


图 9 单一主模式和多种从模式的 SPI 配置

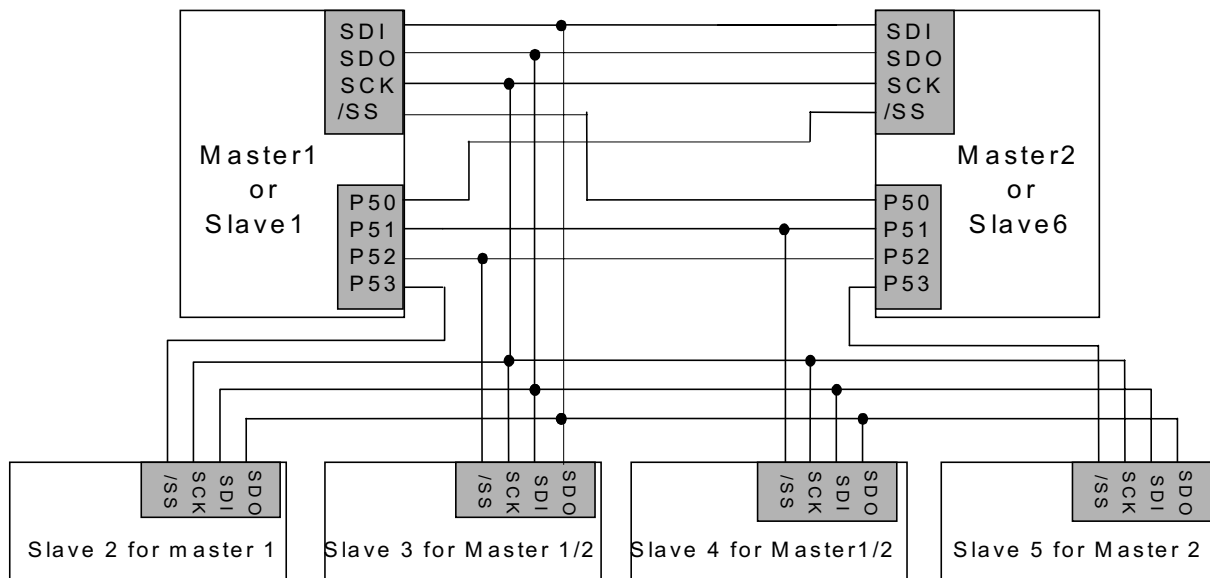


图 10 单一主模式和多种从模式的 SPI 配置

2. SPI 功能描述

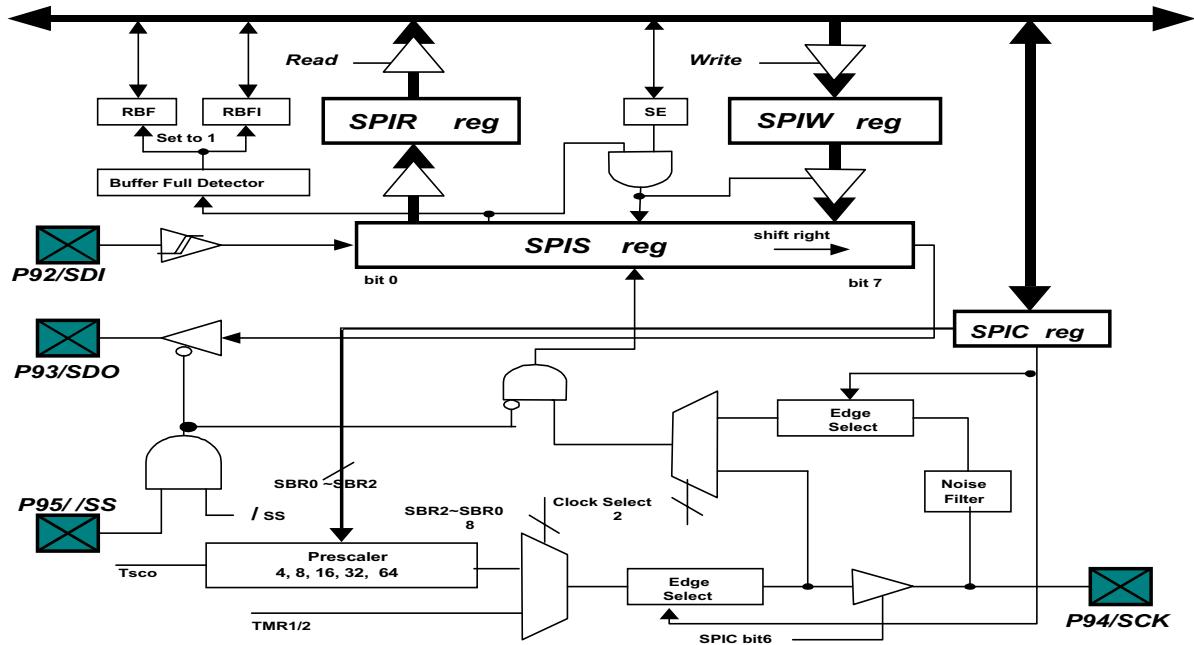


图 11 SPI 框图

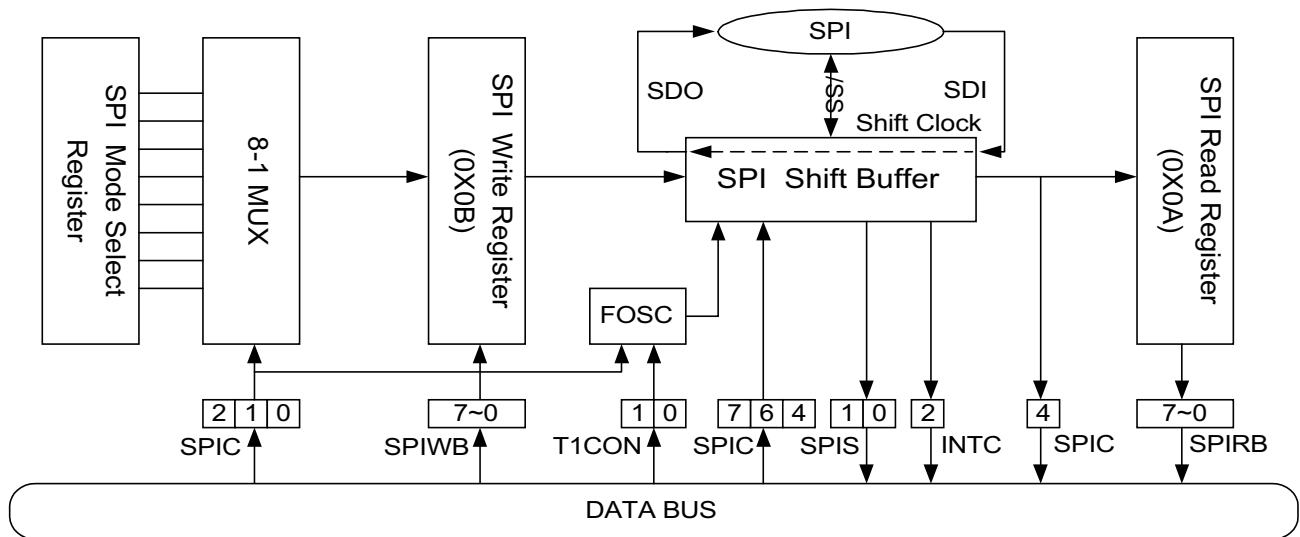


图 12 SPI 数据传输功能框图



以下描述每个模块功能及信号如何进行 SPI 通信如图 11 和图 12 所示:

- **P92/SDI:** 串行数据输入。
- **P93/SDO:** 串行数据输出。
- **P94/SCK:** 串行时钟。
- **P95/SS:** /从选择 (选项)。此管脚 (/SS) 在从模式时可能需要。
- **RBF:** 由缓冲区满检测器置 1, 由软件清 0。
- **RBF1:** 由缓冲区满检测器置 1, 由软件清 0。
缓冲区满检测器: 当 8 位移位完成时设置为 1。
- **SSE:** 将数据装入 SPIS 寄存器, 然后开始移位。
- **SPIS 寄存器:** 字节移出或移入。高位在前。SPIS 寄存器和 SPIW 寄存器同时被装载。一旦数据被写入, SPIS 就开始传送/接收。当 8 位数据移位完成后, 接收到的数据将移到 SPIR 寄存器中。RBF (读缓冲区满) 标志和 RBF1 (读缓冲区满中断) 标志置 1。
- **SPIR 寄存器:** 读缓冲区。此缓冲区将在 8 位数据移位完成后更新。数据必须在下一接收完成之前读出。RBF 标志位在 SPIR 寄存器读取后时被清 0。
- **SPIW 寄存器:** 写缓冲区。此缓冲区拒绝任何写入直到 8 位移位完成。
- **SBR2~SBR0:** 对时钟频率/速率和时钟源编程。
- **时钟选择:** 选择内部时钟或外部时钟作为移位时钟。
- **边沿选择:** 通过编程 CES 位选择适当的时钟边沿。

3、信号和管脚描述

图 9 中的四个管脚 SDI、SDO、SCK 和/SS 的详细描述如下:

SDI/P92 (第 7 管脚):

- 串行数据输入。
- 串行接收数据。首先接收最高位 (MSB), 最后接收最低位 (LSB)。
- 如果没有被选择, 应定义为高阻抗。
- 主从器件的锁存时钟分频率和时钟边沿应设置为相同。
- 接收到的字节将更新上一次收到字节。
- 当 SPI 操作完成时, RBF 位和 RBF1 位 (位于寄存器 0x0C) 将被置 1。
- 时序图见图 13 和图 14。

SDO/P93 (第 8 管脚):

- 串行数据输出。
- 串行传送数据。首先传送最高位 (MSB), 最后传送最低位 (LSB)。
- 主从器件相同时钟分频率和时钟。
- 接收到的字节将更新上一次传送字节。
- 当 SPI 操作完成时, CES 位 (位于寄存器 0x0D) 将被清 0。
- 时序图见图 13 和图 14。

SCK/P94 (第 9 管脚):

- 串行时钟。



- 由主设备产生。
- SDI 管脚和 SDO 管脚的数据通信同步。
- CES 位（位于寄存器 0x0D）用于选择通信边沿。
- SBRS0~SBRS2 位（位于寄存器 0x0D）用于决定通信波特率。
- CES 位、SBRS0 位、SBRS1 位和 SBRS2 位在从模式下无用。
- 时序图见图 13 和图 14。

/SS/P95（第 10 管脚）：

- 从模式选择，低电平有效。
- 由主设备产生,让从设备接收数据。
- 在 SCK 的第一个周期之前变为低并且保持到最后一个周期（第 8 个）结束。
- 当/SS 为高电平时忽略 SDI 和 SDO 管脚的数据，因为 SDO 不被驱动。
- 时序图见图 13 和图 14。

4、相关编程寄存器

由于 SPI 模式的定义，操作相关寄存器组见表 2 和表 3 的描述。

表 2 SPI 模式的相关控制寄存器

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x0D	*SPIC/RD	CES	SPIE	SRO	SSE	--	SBR2	SBR1	SBR0
0x0F	INTC/IOCF	--	--	--	--	TM1IE	SPIIE	EXIE	TCIE

SPIC： SPI 控制寄存器。

- **CES（第 7 位）：** 时钟边沿选择
1=在下降沿数据移出，上升沿移入。在高电平时数据保持。
0=在上升沿数据移出，下降沿移入。在低电平时数据保持。
- **SPIE（第 6 位）：** SPI 使能位
1=SPI 模式有效
0=SPI 模式无效
- **SRO 第 5 位）：** SPI 读溢出位
1=当前一数据仍然保存在 SPIB 寄存器中时，又接收到一个新的数据。在这种情况下，保存在 SPIS 寄存器中的数据将被破坏。为了避免这种情况，用户最好读取 SPIRB 寄存器，即使在传输过程中。
0=无溢出。
<注意>：这仅仅发生在从模式下。
- **SSE（第 4 位）：** SPI 移位使能位
1=开始传输,保持为 1 直到当前字节传输结束。
0=当移位完成时立刻清 0，而且下一字节准备移位。
<注意>：这一位必须由硬件清 0。



SBRS (Bit2~Bit0): SPI 波特率选择位

SBRS2 (Bit 2)	SBRS1 (Bit 1)	SBRS0 (Bit 0)	Mode	Baud Rate
0	0	0	Master	Fsco/2
0	0	1	Master	Fsco/4
0	1	0	Master	Fsco/8
0	1	1	Master	Fsco/16
1	0	0	Master	Fsco/32
1	0	1	Slave	/SS enable
1	1	0	Slave	/SS disable
1	1	1	Master	TMR1/2

<注意>在主模式时, /SS 无效。

INTC: 中断控制寄存器

Bit 3 (TM1IE) TM1IE 中断允许位

0=TM1IE 中断禁止

1=TM1IE 中断允许

Bit 2 (SPIIE) SPI 中断允许位

0=SPI 中断禁止

1=SPI 中断允许

Bit 1 (EXIE) 外部中断允许位

0=外部中断禁止

1=外部中断允许

Bit 0 (TCIE) 定时器中断允许位

0=定时器中断禁止

1=定时器中断允许

表 3 SPI 模式相关的状态/数据寄存器

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X0A	SPIRB/RA	SRB7	SRB6	SRB5	SRB4	SRB3	SRB2	SRB1	SRB0
0x0B	SPIWB/RB	SWB7	SWB6	SWB5	SWB4	SWB3	SWB2	SWB1	SWB0
0x0C	SPIS/RC	0	0	0	TM1IF	OD3	OD4	RBFIF	RBF

SPIRB: SPI 读缓冲区。一旦串行数据接收完毕,就将 SPISR 装入 SPIRB,SPIS 寄存器的 RBF 位和 RBFIF 位将被置 1。

SPIWB: SPI 写缓冲区。当传送的数据被装入, SPIS 寄存器就开始数据移位。

SPIS: SPI 状态寄存器

TM1IF(bit4): TIMER1 中断标志位

- **OD3 (bit3):** 漏极开路控制位 (P93)
1=对 SDO 漏极开路有效。
0=对 SDO 漏极开路无效。
- **OD4 (bit2):** 漏极开路控制位 (P94)
1=对 SCK 漏极开路有效。

0=对 SCK 漏极开路无效。

- **RBFIF (bit1):** 读缓冲区满中断标志位
1=接收完成, SPIB 满, 产生中断。
0=接收还未完成, SPIB 空。
- **RBF (bit0):** 读缓冲区满标志位
1=接收完成, SPIB 满。
0=接收还未完成, SPIB 空。

5、SPI 模式的时序

SCK 边沿由编程位 CES 选择。对于主模式和/SS 禁止的从模式,图 13 所描述的波形都适用。但是,图 14 所描述的波形只有在/SS 允许时从模式下执行。

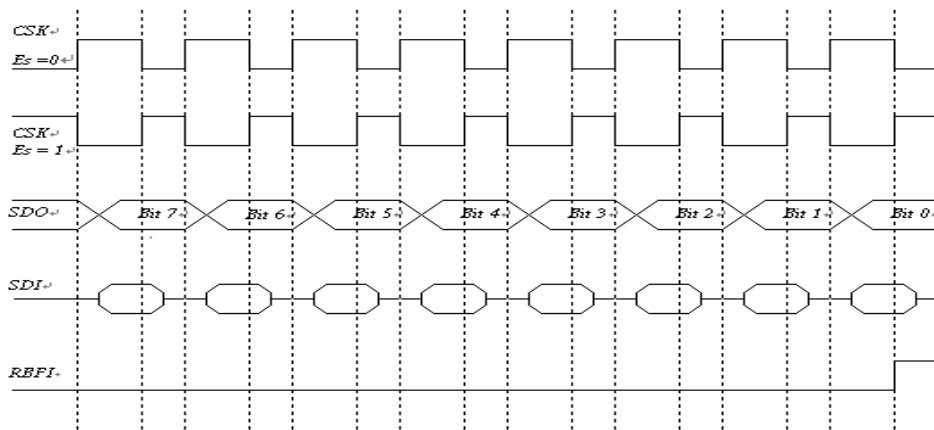


图 13 /SS 禁止时 SPI 模式

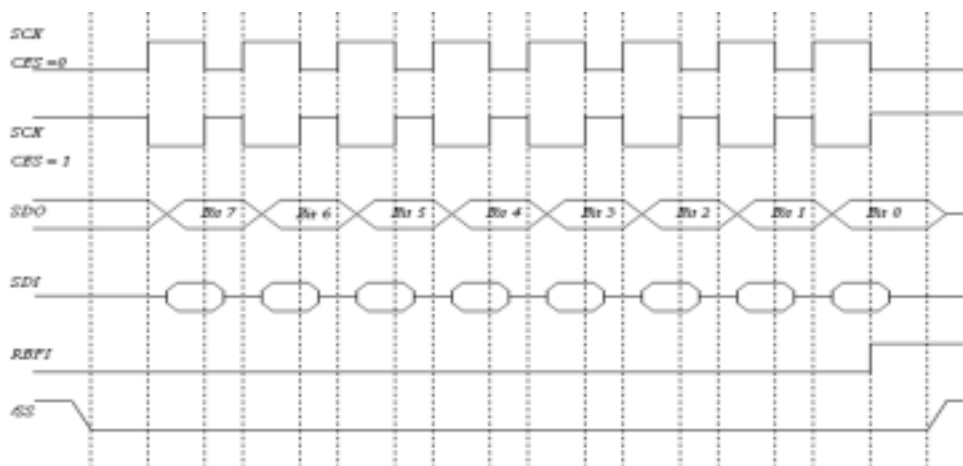


图 14 /SS 允许时 SPI 模式



6、SPI 的软件应用

SPI 举例:

```
主器件程序
ORG 0X0
SETTING:
CLRA
IOW 0X05          ;端口5输出
IOW 0X06          ;端口6输出
MOV 0X05,A
MOV A,@0B11001111 ;设置WDT预分频系数
CONTW
MOV A,@0B00010001 ;禁止唤醒功能
IOW 0X0E
MOV A,@0B00000000 ;禁止中断功能
IOW 0X0F
MOV A,@0X07       ;SDI输入, SDO, SCK输出
IOW 0X09
MOV A,@0B10000000 ;清除 RBF和 RBFIF 标志位
MOV 0X0C,A
MOV A,@0B11100000 ;选择时钟边沿和SPI允许
MOV 0X0D,A
START:
WDTC
BC 0X0C,1         ;清除RBFIF 标志位
MOV A,@0XFF
MOV 0X05,A        ;显示端口5信号
MOV 0X0A,A        ;将FF移到读缓冲区
MOV A,@0XAA       ;将AA移到写缓冲区
MOV 0X0B,A
BS 0X0D,4         ;开始移动SPI数据
NOP
JBC 0X0D,4        ;检查SPI移动数据有没有结束
JMP $-2
BC 0X03,2
CALL DELAY        ;从从器件取数据
MOV A,0X0A
XOR A,@0X5A      ;与来自从器件数据比较
JBS 0X03,2
JMP START
FLAG:
MOV A,@0X55       ;显示收到来自从器件数据正确的信号
MOV 0X05,A
CALL DELAY
JMP START
DELAY:
```



; (用户程序)

EOP
ORG 0XFFF
JMP SETTING

从器件程序

```
ORG 0X0
INITI:
  JMP INIT
  ORG 0X2
INTERRUPT:      ;中断地址
  MOV A,@0X55
  MOV 0X06,A    ;当进入中断子程序端口6显示信号
  MOV A,@0B11100110 ;允许 SPI,禁止 /SS
  MOV 0X0D,A
  BS 0X0D,4     ;为了移动数据, 请保持SSE为1等待SCK信号
  MOV A,@0X00   ;将主器件缓冲器清0
  MOV 0X0B,A
  BS 0X0D,4     ;为了移动数据, 请保持SSE为1等待SCK信号
  NOP
  JBC 0X0D,4    ;检查SPI移动数据有没有结束
  JMP $-2
  BS 0X0D,4     ;为了移动数据, 请保持 SSE为1等待SCK信号
  BC 0X03,2
  MOV A,0X0A
  MOV 0X06,A    ;从读缓冲区读主器件数据
  XOR A,@0XAA   ;从读缓冲区检查口令
  JBS 0X03,2
  JMP $-6
  JMP SPI

ORG 0X30
INIT:
  CLRA
  IOW 0X05
  IOW 0X06
  MOV 0X05,A
  MOV 0X06,A
  MOV A,@0XFF
  IOW 0X08
  MOV A,@0B11001111 ;设置WDT预分频系数
  CONTW
  MOV A,@0B00010001 ;禁止唤醒功能
```



```
IOW 0X0E
MOV A,@0B00000010 ; 禁止外部中断
IOW 0XF
ENI
MOV A,@0B00110111
IOW 0X09
BC 0X3F,1          ; 清除RBFIF 标志位
NOP
JBS 0X3F,1         ; 循环检查中断有没有发生
JMP $-2
JMP INTERRUPT
SPI:
BS 0X0D,4          ; 尽可能长保持 SSE允许
WDTC
MOV A,@0X0F        ; 当进入SPI循环显示信号
MOV 0X06,A
JBC 0X08,1         ; 选择P81作为信号按钮
JMP SPI
MOV A,@0X5A        ; 当P81按钮按下时, 将 5A 送入写缓冲区
MOV 0X0B,A
NOP
JBC 0X0D,4        ; 检查SPI移动数据有没有结束
JMP $-2
BS 0XD,4
NOP
NOP
MOV A,@0XF0        ; 当P81按钮按下时, 在端口6显示
MOV 0X06,A
MOV A,@0X00        ; 送一个信号给主器件防止死循环
MOV 0X0B,A
NOP
JBC 0X0D,4
JMP $-2
BS 0X0D,4
BS 0X0C,7
BC 0X0C,1
NOP
JMP SPI
DELAY:
; (用户程序)

EOP
ORG 0XFFF
JMP INITI
```

4.6 定时器 1

1. 概述

定时器 1 (TMR1) 是一个 8 位时钟计数器, 它带一个可编程的分频器。它是为 SPI 模块的波特率时钟发生器而设计的。TMR1 可读写,任何复位情况均清 0。在使用中, 为了降低功耗,可以通过设置 TMR1EN[T1CON<2>]位为 0 关闭 TMR1。

2. 功能描述

图 15 描述了 TIMER1 的框图。每个信号和模块的描述如下:

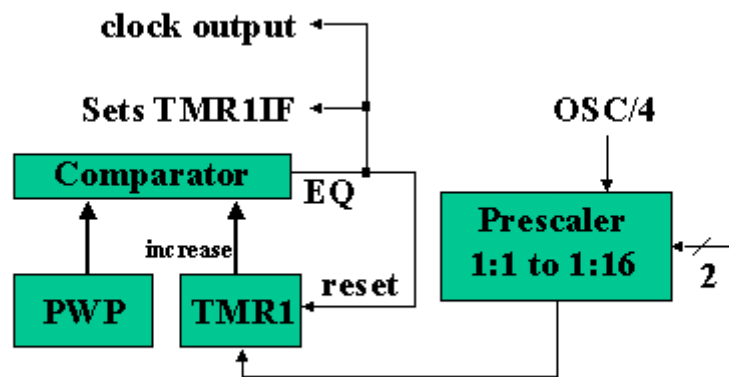


图 15 TIMER1 的框图

OSC/4: 输入时钟。

预分频器: 由 T1P1 和 T1P02 (T1CON<1,0>) 决定预分频率为 1:1、1:4、1:8 或 1:16。它可以在写入 TMR1, T1CON 或任何复位的情况下被清 0。

PWP: 脉冲宽度预置寄存器。预先写入波特率时钟期望宽度。

TMR1: 定时器 1 寄存器, TMR1 加 1 直到它与 PWP 值相等, 然后清为 0。在 SPI 模式中, 其输出就作为一个移位时钟。

比较器: PWP 和 TMR1 相等改变输出状态。同时将置 TMR1IF 为 1。

3、可编程相关寄存器组

TMR1 相关寄存器如表 4 和表 5 所示。

表 4 TMR1 的相关控制寄存器

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x0C	SPIS/RC	0	0	0	TM1IF	OD3	OD4	RBFIF	RBF
0x0F	INTC/IOCF	0	0	0	0	TM1IE	SPIIE	EXIE	TCIE

表 5 TMR1 的相关状态/数据寄存器

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X0E	TMR1/RE	TMR17	TMR16	TMR15	TMR14	TMR13	TMR12	TMR11	TMR10
0x0F	PWP/RF	PWP7	PWP6	PWP5	PWP4	PWP3	PWP2	PWP1	PWP0
0x0C	T1CON/IOCC	0	0	0	0	0	TM1E	TM1P1	TM1P0

TMR1:定时器寄存器

TMR17~TMR10 加 1 直到与 PWP 相同,然后 TMR1 清 0。

PWP: 脉冲宽度预置寄存器。

PWP7~PWP0 为预先写入波特率时钟期望宽度值。

T1CON:TIMER1 控制寄存器

TM1E(BIT2):Timer1 允许位

TM1P1 和 TM1P0(BIT1~0):Timer1 为 FSCO 预分频位

TM1P1	TM1P0	Prescaler Rate
0	0	1:1
0	1	1:4
1	0	1:8
1	1	1:16

4.7 复位和唤醒

导致复位的原因有:

- (1)上电复位
- (2) WDT 溢出 (如果有效)

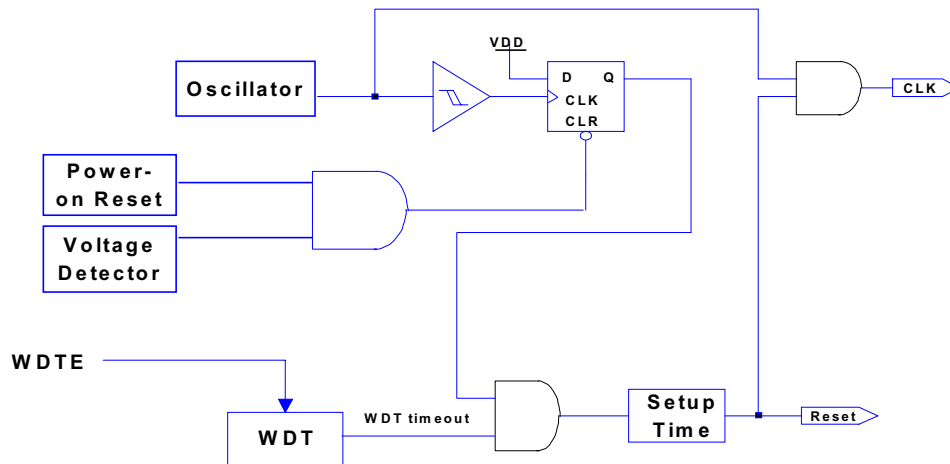


图 16 复位电路框图



在检测到复位信号后，设备将保持一个大约 18ms¹（振荡器起振时间）复位时间的状态。图 16 是复位电路框图。一旦复位发生以下功能将被执行：

- 振荡器正在运行或者开始运行。
- 程序计数器（R2）设置为全“1”。
- 当电源打开，R3 的 5~6 位和 R4 的高 2 位被清 0。
- 所有 I/O 端口的管脚被设置为输入模式（高阻抗状态）。
- WDT 和预分频器清 0。
- 如果代码选项 ENWDT 为“1”，WDT 有效。
- CONT 寄存器设置为全“1”，第 6 位除外（INT 标志）。
- IOCE 寄存器的 Bit3、6 清 0，IOCE 寄存器的 Bit0、4~5 设置为“1”。
- 清除 R3F 的 Bit0 和 IOCF 寄存器的 Bit0。

¹注意： VDD=5V, 振荡器起振时间为 16.2ms± 5%
VDD=3V, 振荡器起振时间为 18ms± 5%

执行 SLEEP 指令（命名为 SLEEP1 模式）可以进入休眠模式（省电模式）。进入休眠模式时，WDT（如果有效）被清除但仍然保持运行。WDT 溢出（如果有效）就唤醒并复位。R3 的 T、P 标志位可判断复位（唤醒）的原因。

除了基本的 SLEEP1 模式，EM78P451 还有一种的休眠模式 2,由清 IOCE 寄存器的"SLPC"位产生，命名为 SLEEP2 模式。在 SLEEP2 模式下，控制器可由下列情况唤醒：

- 任何一个唤醒管脚为 0 均可唤醒 控制器。(参考图 17) 当唤醒后，控制器将继续执行在线程序。在进入 SLEEP2 模式之前，触发源（P60~P67,P74~P75,P90~P91）的唤醒功能需要进行设置（例如：输入管脚）并且使其有效（例如：上拉、唤醒控制）。必须注意的是，在唤醒后，如果代码选项位 ENWDT 为“1”，WDT 是有效的。在唤醒后应该通过软件控制 WDT 的操作（设置为无效或有效）。
- WDT 溢出（如果有效）。一旦唤醒，将导致控制器复位。

表 6 复位时寄存器初值

Address	Name	Reset Type	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
N/A	IOC5	Bit Name	C57	C56	C55	C54	C53	C52	C51	C50
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC6	Bit Name	C67	C66	C65	C64	C63	C62	C61	C60
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC7	Bit Name	C77	C76	C75	C74	C73	C72	C71	C70
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC8	Bit Name	C87	C86	C85	C84	C83	C82	C81	C80
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin	P	P	P	P	P	P	P	P



EM78P451

OTP ROM

		Change								
N/A	IOC9	Bit Name	C97	C96	C95	C94	C93	C92	C91	C90
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	CONT	Bit Name	/PHEN	/INT	-	-	PAB	PSR2	PSR1	PSR0
		Power-On	1	0	1	1	1	1	1	1
		/RESET and WDT	1	P	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x00	R0(IAR)	Bit Name	-	-	-	-	-	-	-	-
		Power-On	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x01	R1(TCC)	Bit Name	-	-	-	-	-	-	-	-
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x02	R2(PC)	Bit Name	-	-	-	-	-	-	-	-
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	**P	**P	**P	**P	**P	**P	**P	**P
0x03	R3(SR)	Bit Name	GP	PS1	PS0	T	P	Z	DC	C
		Power-On	0	0	0	t	t	U	U	U
		/RESET and WDT	0	0	0	t	t	P	P	P
		Wake-Up from Pin Change	P	P	P	t	t	P	P	P
0x04	R4(RSR)	Bit Name	RSR.1	RSR.0	-	-	-	-	-	-
		Power-On	0	0	U	U	U	U	U	U
		/RESET and WDT	0	0	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x05	R5(P5)	Bit Name	P57	P56	P55	P54	P53	P52	P51	P50
		Power-On	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x06	R6(P6)	Bit Name	P67	P66	P65	P64	P63	P62	P61	P60
		Power-On	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x07	R7(P7)	Bit Name	P77	P76	P75	P74	P73	P72	P71	P70
		Power-On	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P



EM78P451

OTP ROM

		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x08	R8(P8)	Bit Name	P87	P86	P85	P84	P83	P82	P81	P80
		Power-On	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x09	R9(P9)	Bit Name	P97	P96	P95	P94	P93	P92	P91	P90
		Power-On	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x0A	RA(SPIRB)	Bit Name	SRB7	SRB6	SRB5	SRB4	SRB3	SRB2	SRB1	SRB0
		Power-On	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x0B	RB(SPIWB)	Bit Name	SWB7	SWB6	SWB5	SWB4	SWB3	SWB2	SWB1	SWB0
		Power-On	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x0C	RC(SPIS)	Bit Name	ENSDO	OBDC	IBDC	TIIF	OD3	OD4	RBFIF	RBF
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x0D	RD(SPIC)	Bit Name	CES	SPIE	SRO	SPISE	-	SBRS2	SBRS1	SBRS0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x0E	RE(TMR1)	Bit Name	TMR17	TMR1 ₆	TMR1 ₅	TMR1 ₄	TMR1 ₃	TMR12	TMR11	TMR10
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x0F	RF(PWP)	Bit Name	PWP7	PWP6	PWP5	PWP4	PWP3	PWP2	PWP1	PWP0
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x3F	R3F(ISR)	Bit Name	-	-	-	-	T1IF	SPIIF	EXIF	TCIF
		Power-On	U	U	U	U	0	0	0	0
		/RESET and WDT	U	U	U	U	0	0	0	0
		Wake-Up from Pin Change	U	U	U	U	P	P	P	P
		Bit Name	-	-	-	-	-	T1E	T1P1	T1P0



0x0C	IOCC	Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x0D	IOCD	Bit Name	S7	-	-	-	/PU9	/PU8	/PU6	/PU5
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	
0x0E	IOCE	Bit Name	-	ODE	WTE	SLPC	ROC	-	-	/WUE
		Power-On	U	0	1	1	0	U	U	1
		/RESET and WDT	U	0	1	1	0	U	U	1
		Wake-Up from Pin Change	U	P	1	1	P	U	U	P
0x0F	IOCF	Bit Name	-	-	-	-	T1IE	SPIIE	EXIE	TCIE
		Power-On	U	U	U	U	0	0	0	0
		/RESET and WDT	U	U	U	U	0	0	0	0
		Wake-Up from Pin Change	U	U	U	U	P	P	P	P
0x10~0x3E	GPR	Bit Name	-	-	-	-	-	-	-	-
		Power-On	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	

** 当 IOCE 寄存器的 SLPC 状态位从高到低后,程序将着执行下一条指令.

X: 未用. U: 不知道或不关心.P: 复位前值. t: 查表 7

复位时状态寄存器 T、P 位状态

下溢出情况, 将会引起复位:

- (1) 电源上电
- (2) WDT 溢出

表 7 中列出的 T、P 表 7 复位后半 T 和 P 值。

表 8 中列出了会影响 T、P 事件。

表 7 复位后半 T 和 P 值

Reset Type	T	P
Power on	1	1
WDT during Operating mode	0	P
WDT wake-up during SLEEP1 mode	0	0
WDT wake-up during SLEEP2 mode	0	P
Wake-Up on pin change during SLEEP2 mode	P	P

*P: 复位前值.



表 8 不同事件对 T,P 影响

Event	T	P
Power on	1	1
WDTC instruction	1	1
WDT time-out	0	*P
SLEP instruction	1	0
Wake-Up on pin change during SLEEP2 mode	P	P

*P: 复位前值.

4.8 中断

EM78P451 有以下中断:

- (1) TCC 溢出中断。
- (2) 外部中断 (/INT)。
- (3) 串行外围接口结束中断 (SPI)。
- (4) Timer1 比较器匹配中断。

R3F 是中断状态寄存器, 它记录中断标志位的中断请求。IOCF 是中断屏蔽寄存器。全局中断由指令 ENI 设置有效, 由 DISI 指

设置为无效。当中断产生时 (当允许时), 它将使下一条指令从地址 001H 处开始执行。在执行中断服务子程序时, 通过查询 R3F

寄存器的标志位决定中断源。在离开中断服务子程序之前, 应该通过软件清除中断标志位并且使能中断以免重复中断。

中断状态寄存器 (R3F) 中的标志位的置 1 与它的屏蔽位的状态以及 ENI 指令的执行无关。注意, 读 R3F 内容是 R3F 与 IOCF 的逻辑与的输出。(参见图 17) RETI 指令离开中断子程序并且使全局中断 (ENI 指令的执行) 有效。

当一个中断由 INT 指令 (当有效时) 产生时, 下一条指令将从地址 002H 处开始执行。

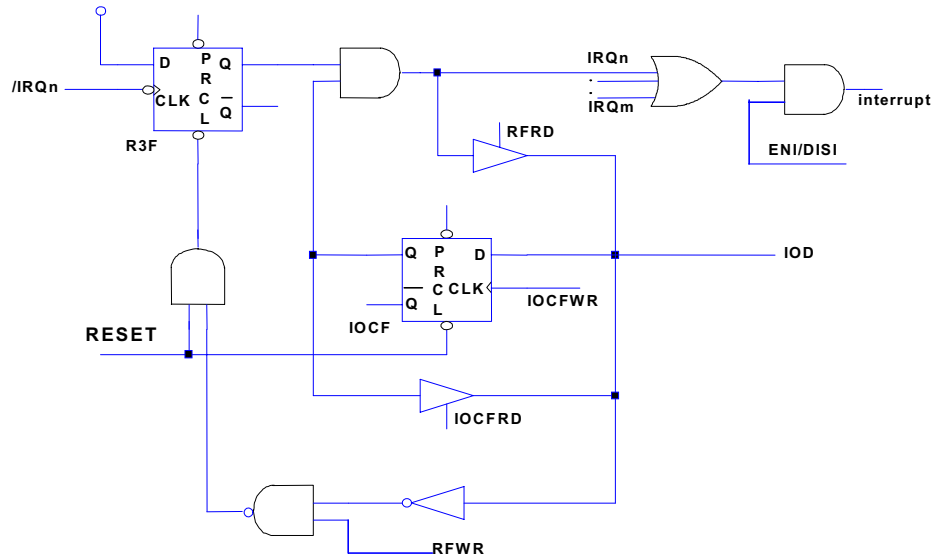


图 17 中断输入电路

4.9 振荡器

1. 振荡模式

EM78P451 能在四种振荡模式下运行。它们是高频晶体振荡模式(HXT)，。低频晶体振荡模式(LXT)，外部 RC 振荡模式(ERC),内部 C 和外部 R 振荡模式。用户在代码选项 MS,RCT,IRC,HLF 和 HLP 中选一烧录,表 9 定义如下。

表 9 振荡模式 MS,IRC, RCT

Mode	MS	IRC	RCT	HLF	HLP
High XTAL Oscillator	1	X	X	1	X
Low XTAL Oscillator	1	X	X	0	0
External RC Oscillator	0	1	1	X	X
External R and Internal C Oscillator	0	1	0	X	X

<Note> X: Don't care

2.晶体振荡/陶瓷振荡(XTAL)

如图 18 所示 EM78P451 能通过 OSC1 引脚输入外部时钟信号,在许多场合, 引脚 OSC1 和引脚 OSC0 与晶体或陶瓷振荡器相连。如图 19 所示。表 10 给出 C1 和 C2 推荐值。因为各个谐振器特性不同,用户应根据其规格选择 C1 和 C2。对低频或 AT 模式必须串接一个电阻。

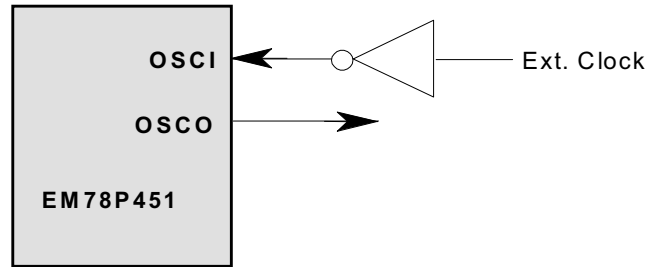


图 18 外部时脉钟输入电路

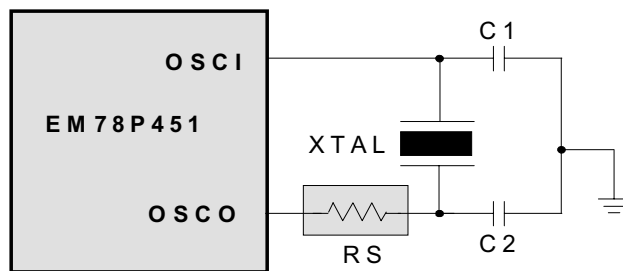


图 19 晶振/谐振电路图(串联电阻)

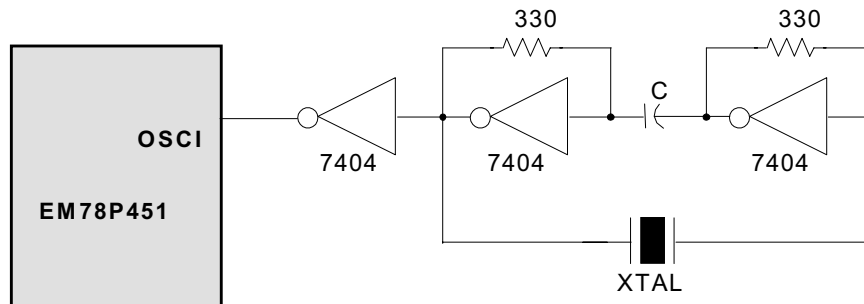


图 20 晶振/谐振电路图(串联谐振模式)

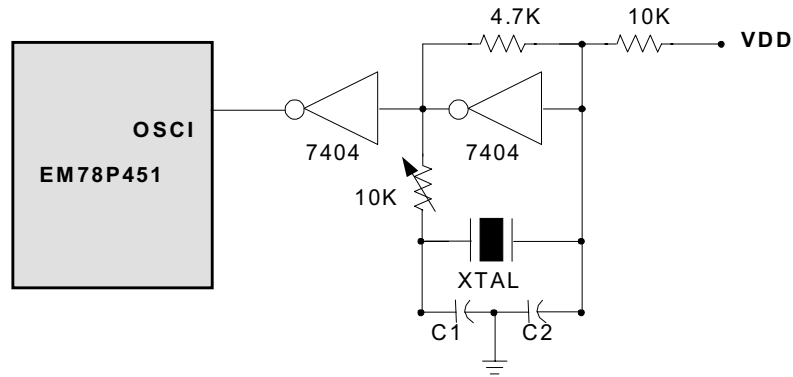


图 21 晶振/谐振电路图(并联谐振模式)

表 10 晶振/谐振电容选择

Oscillator Type	Frequency Mode	Frequency	C1 (pF)	C2 (pF)
Ceramic Resonator	HXT	455 KHz	10~150	10~150
		1.0 MHz	40~80	40~80
		2.0 MHz	20~40	20~40
		4.0 MHz	10~30	10~30
Crystal Oscillator	LXT	32.768 KHz	25	15
		100 KHz	25	25
		200 KHz	25	25
	HXT	455 KHz	20~40	20~150
		1.0 MHz	15~30	15~30
		2.0 MHz	15	15
		4.0 MHz	15	15

3. RC 振荡模式

在一些时间要求不高的应用中,使用 RC 振荡器(图 22 和图 23)是比较经济的。不过,要注意使用 RC 振荡器时,其频率与电压,电阻,电容甚至工作温度都有关。另外,芯片与芯片之间由于制造过程不同有细微差别。

为了获得频率的稳定,电容值不得小于 20PF,电阻值不得大于 1Mohm。若它们不能控制在该范围,频率将很容易受到噪音,湿度,泄漏的影响。

在 RC 振荡中,电阻越小,频率越快。另一方面,对于很小的电阻如 1KΩ,振荡器变得不稳定,因为 NMOS 器件不能正确地给电容放电。

基于上述原因,必须牢记,电源电压,RC 振荡器件,封装形式及 PCB 布线均会影响系统频率。

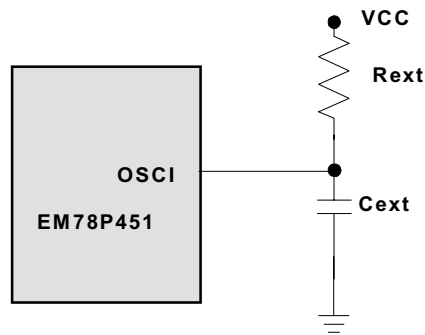


图 22 外部 RC 振荡电路图

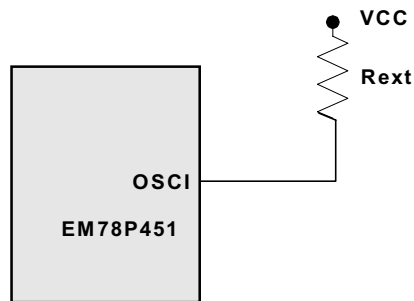


图 23 外部电阻内部电容振荡电路图



RC 振荡器频率(仅供参考)

C ext	R ext	Fosc @5.0V,25°C
20pF	3.3K	3.4MHz
	5.1K	2.2MHz
	10K	1.3MHz
	100K	144KHz
100pF	3.3K	1.39MHz
	5.1K	935KHz
	10K	500KHz
	100K	54.5KHz

外部电阻内部电容振荡频率

External R (Ohm)	Fosc @5.0V, 25°C (Hz)
10K	12M
15K	7.7M
20K	5.7M
30K	3.65M
51K	2.24M
100K	1.14M
150K	749K
200K	559K
510K	214K
2M	56K
3.3M	32.8K

4.10 代码选项寄存器

Address	12	11	10	9	8	7	6	5	4	3	2	1	0
0xFFF	MS	ENWDT	CLKS	PTB	HLF	RCT	HLP	DEL0	DEL1	ID3	ID2	ID1	ID0

Bit12(MS): 振荡器类型选择。

0:RC 振荡器

1:XTAL 振荡器

Bit11(ENWDT):WDT 允许。

0: 允许

1: 禁止

Bit10(CLKS) 指令周期选择。

0: 2 个时钟周期

1: 4 个时钟周期



Bit9(PTB):保密位。

- 0: 程序保密
- 1: 不保密

Bit8(HLF): XTAL 频率选择。

- 0: 低频(32.768KHZ)
- 1: 高频

当 Bit12 (MS)为 1 时,HLF 位有效。当 MS 为 0 时,HLF 位必须为 0。

Bit7(RCT): RC 选择。

- 0: 内部 RC
- 1: 外部 RC

Bit6(HLP): 功耗选择。

- 0: 低功耗
- 1: 高功耗

Bit5~ Bit4:DEL1 和 DEL0(SDI)输入延迟选项

DEL 1	DEL 0	Delay time
1	1	0 ns
0	1	50 ns
1	0	100 ns

Bit3~ 0(ID): 用户 ID 码

- i: 允许外部 RC 振荡
MS (0) -> IRC(1)->RCT(1)
- ii: 允许外部 R 和内部 C 振荡
MS (0) ->>IRC(1) ->RCT(0)

4.11 指令集

指令集中的每一个指令都是 13-bit 字长, 包括一个操作码及一个或多个操作数。所有指令都在一个单指令周期 (由 2 个振荡周期组成) 内完成, 除非程序计数器有以下改变:

(a) 执行指令“MOV R2,A”, “ADD R2,A”, “TBL”, 或者其它写入 R2 的任何指令(例如: “SUB R2,A”, “BS R2,6”, “CLR R2”,)。

(b) CALL,RET,RETI,RETL,JMP,条件跳转 (JBS,JBC,JZ,JZA,DJZ,DJZA) 结果为真。

在这种情况下, 执行需要两个指令周期。

而且, 指令集具有以下特点:

(1) 任何寄存器的每一位都可以直接进行置 1、清 0 和检测。

(2) I/O 寄存器可以作为通用寄存器。也就是说, 同样的指令可以对 I/O 寄存器进行操作。

符号“R”代表一个寄存器指示符, 它指定指令使用的是哪一个寄存器 (包括操作寄存器和通用寄存器)。R4 的 Bit6~7 决定寄

器块的选择。“b”代表一个位指示符, 它选择寄存器“R”中的位, 并且受到操作的影响。“k”代表一个 8 或 10 位常量或字符的值。



EM78P451 的指令集列表

INSTRUCTION BINARY	HEX	MNEMONIC	OPERATION	STATUS AFFECTED
0 0000 0000 0000	0000	NOP	No Operation	None
0 0000 0000 0001	0001	DAA	Decimal Adjust A	C
0 0000 0000 0010	0002	CONTW	A → CONT	None
0 0000 0000 0011	0003	SLEP	0 → WDT, Stop oscillator	T,P
0 0000 0000 0100	0004	WDTC	0 → WDT	T,P
0 0000 0000 rrrr	000r	IOW R	A → IOCR	None <Note1>
0 0000 0001 0000	0010	ENI	Enable Interrupt	None
0 0000 0001 0001	0011	DISI	Disable Interrupt	None
0 0000 0001 0010	0012	RET	[Top of Stack] → PC	None
0 0000 0001 0011	0013	RETI	[Top of Stack] → PC, Enable Interrupt	None
0 0000 0001 0100	0014	CONTR	CONT → A	None
0 0000 0001 rrrr	001r	IOR R	IOCR → A	None <Note1>
0 0000 0010 0000	0020	TBL	R2+A → R2, Bits 8~9 of R2 unchanged	Z,C,DC
0 0000 01rr rrrr	00rr	MOV R,A	A → R	None
0 0000 1000 0000	0080	CLRA	0 → A	Z
0 0000 11rr rrrr	00rr	CLR R	0 → R	Z
0 0001 00rr rrrr	01rr	SUB A,R	R-A → A	Z,C,DC
0 0001 01rr rrrr	01rr	SUB R,A	R-A → R	Z,C,DC
0 0001 10rr rrrr	01rr	DECA R	R-1 → A	Z
0 0001 11rr rrrr	01rr	DEC R	R-1 → R	Z
0 0010 00rr rrrr	02rr	OR A,R	A ∨ VR → A	Z
0 0010 01rr rrrr	02rr	OR R,A	A ∨ VR → R	Z
0 0010 10rr rrrr	02rr	AND A,R	A & R → A	Z
0 0010 11rr rrrr	02rr	AND R,A	A & R → R	Z
0 0011 00rr rrrr	03rr	XOR A,R	A ⊕ R → A	Z
0 0011 01rr rrrr	03rr	XOR R,A	A ⊕ R → R	Z
0 0011 10rr rrrr	03rr	ADD A,R	A + R → A	Z,C,DC
0 0011 11rr rrrr	03rr	ADD R,A	A + R → R	Z,C,DC
0 0100 00rr rrrr	04rr	MOV A,R	R → A	Z
0 0100 01rr rrrr	04rr	MOV R,R	R → R	Z
0 0100 10rr rrrr	04rr	COMA R	/R → A	Z
0 0100 11rr rrrr	04rr	COM R	/R → R	Z
0 0101 00rr rrrr	05rr	INCA R	R+1 → A	Z
0 0101 01rr rrrr	05rr	INC R	R+1 → R	Z
0 0101 10rr rrrr	05rr	DJZA R	R-1 → A, skip if zero	None
0 0101 11rr rrrr	05rr	DJZ R	R-1 → R, skip if zero	None
0 0110 00rr rrrr	06rr	RRCA R	R(n) → A(n-1), R(0) → C, C → A(7)	C
0 0110 01rr rrrr	06rr	RRC R	R(n) → R(n-1), R(0) → C, C → R(7)	C
0 0110 10rr rrrr	06rr	RLCA R	R(n) → A(n+1), R(7) → C, C → A(0)	C



EM78P451 OTP ROM

INSTRUCTION BINARY	HEX	MNEMONIC	OPERATION	STATUS AFFECTED
0 0110 11rr rrrr	06rr	RLC R	$R(n) \rightarrow R(n+1)$, $R(7) \rightarrow C$, $C \rightarrow R(0)$	C
0 0111 00rr rrrr	07rr	SWAPA R	$R(0-3) \rightarrow A(4-7)$, $R(4-7) \rightarrow A(0-3)$	None
0 0111 01rr rrrr	07rr	SWAP R	$R(0-3) \leftrightarrow R(4-7)$	None
0 0111 10rr rrrr	07rr	JZA R	$R+1 \rightarrow A$, skip if zero	None
0 0111 11rr rrrr	07rr	JZ R	$R+1 \rightarrow R$, skip if zero	None
0 100b bbrr rrrr	0xxx	BC R,b	$0 \rightarrow R(b)$	None <Note2>
0 101b bbrr rrrr	0xxx	BS R,b	$1 \rightarrow R(b)$	None <Note3>
0 110b bbrr rrrr	0xxx	JBC R,b	if $R(b)=0$, skip	None
0 111b bbrr rrrr	0xxx	JBS R,b	if $R(b)=1$, skip	None
1 00kk kkkk kkkk	1kkk	CALL k	$PC+1 \rightarrow [SP]$, $(Page, k) \rightarrow PC$	None
1 01kk kkkk kkkk	1kkk	JMP k	$(Page, k) \rightarrow PC$	None
1 1000 kkkk kkkk	18kk	MOV A,k	$k \rightarrow A$	None
1 1001 kkkk kkkk	19kk	OR A,k	$A \vee k \rightarrow A$	Z
1 1010 kkkk kkkk	1Akk	AND A,k	$A \& k \rightarrow A$	Z
1 1011 kkkk kkkk	1Bkk	XOR A,k	$A \oplus k \rightarrow A$	Z
1 1100 kkkk kkkk	1Ckk	RETL k	$k \rightarrow A$, $[Top\ of\ Stack] \rightarrow PC$	None
1 1101 kkkk kkkk	1Dkk	SUB A,k	$k-A \rightarrow A$	Z,C,DC
1 1110 0000 0010	1E02	INT	$PC+1 \rightarrow [SP]$, $002H \rightarrow PC$	None
1 1111 kkkk kkkk	1Fkk	ADD A,k	$k+A \rightarrow A$	Z,C,DC

<注意 1> 此指令只能作用于 IOC5~IOC9, IOCD~IOCF。

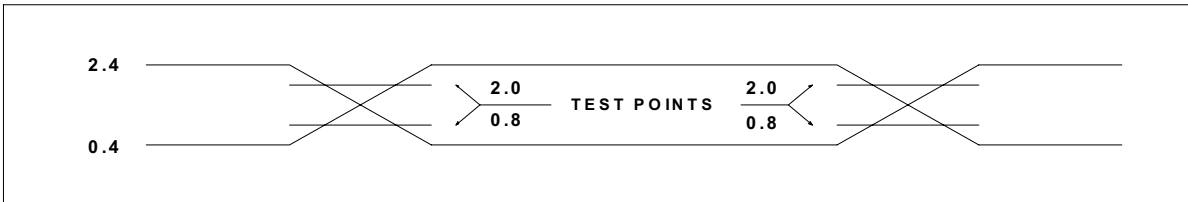
<注意 2> 此指令不建议作用于 RF。

<注意 3> 此指令不能作用于 R3F。



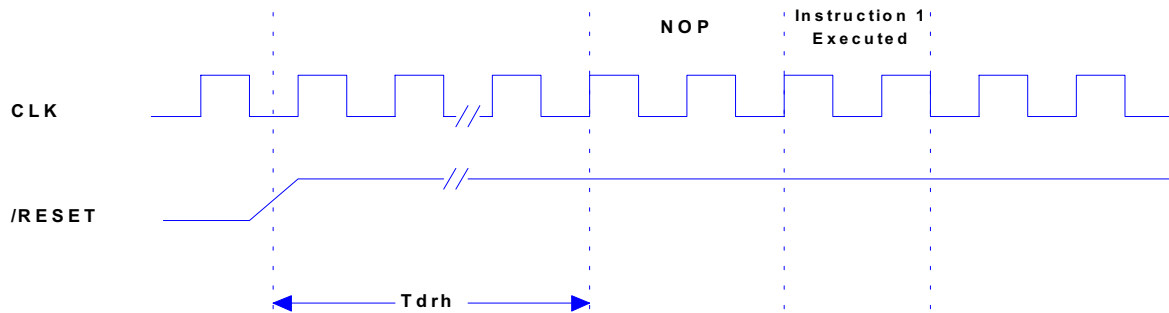
4.12 时序图

AC Test Input/Output Waveform

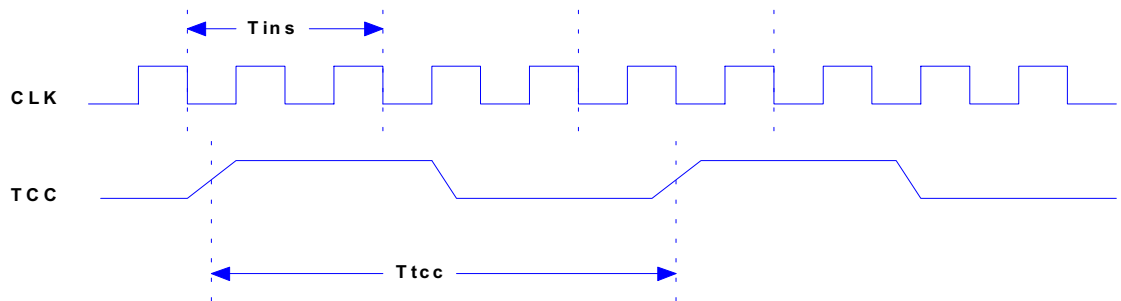


AC Testing : Input is driven at 2.4V for logic "1",and 0.4V for logic "0".Timing measurements are made at 2.0V for logic "1",and 0.8V for logic "0".

RESET Timing (CLK="0")



TCC Input Timing (CLKS="0")





5. 绝对最大范围

Items	Rating		
Temperature under bias	0°C	to	70°C
Storage temperature	-65°C	to	150°C
Input voltage	-0.3V	to	+6.0V
Output voltage	-0.3V	to	+6.0V
Operating Frequency (2clk)	DC	to	20MHz

6. 电气特性

(1) 直流电气特性

($T_a=0^{\circ}\text{C}\sim 70^{\circ}\text{C}$, $V_{DD}=5\text{V}\pm 5\%$, $V_{SS}=0\text{V}$)

Symbol	Parameter	Condition	Min	Typ	Max	Unit
FXT	XTAL VDD to 2.3V	Two clocks	DC		4	MHz
	XTAL VDD to 3V		DC		8	
	XTAL VDD to 5V		DC		20	
FRC	RC VDD to 2.3V	Two clocks	DC		4	MHz
	RC VDD to 3V		DC		4	
	RC VDD to 5V		DC		4	
IIL	Input Leakage Current	$V_{IN} = V_{DD}, V_{SS}$			± 1	μA
VIH1	Input High Voltage (VDD=5V)		2.0			V
VIL1	Input Low Voltage (VDD=5V)				0.8	V
VIHX1	Clock Input High Voltage (VDD=5V)	OSCI	2.5			V
VILX1	Clock Input Low Voltage (VDD=5V)	OSCI			1.0	V
VIH2	Input High Voltage (VDD=3V)		1.5			V
VIL2	Input Low Voltage (VDD=3V)				0.4	V
VIHX2	Clock Input High Voltage (VDD=3V)	OSCI	1.5			V
VILX2	Clock Input Low Voltage (VDD=3V)	OSCI			0.6	V
VOH1	Output High Voltage (Ports 5,6,8, P74~P77, P90~P92, P95~P97, and PF5~PF7)	$I_{OH} = -8.0\text{mA}$	2.4			V
VOH2	Output High Voltage (P70~P72)	S7=1 (IOCD Register bit7), $I_{OH} = -7.0\text{mA}$	2	2.4		V
		S7=0 (IOCD Register bit7), $I_{OH} = -7.0\text{mA}$	2.4			
VOH3	Output High Voltage (P93/SDO, P94/SCK)	$I_{OH} = -5.0\text{mA}$	2.4			V



VOL1	Output Low Voltage (Ports 5,6,8, P74~P77, P90~P92,P95~P97, and PF5~PF7))	IOL = 5.0mA			0.4	V
VOL2	Output Low Voltage (P70~P72)	S7=1(IOCD Register bit7), IOH = 10.0mA		0.4	0.8	V
		S7=0(IOCD Register bit7), IOH = 10.0mA			0.4	
VOL3	Output Low Voltage (P93/SDO, P94/SCK)	IOL = 7.0mA			0.4	V
VOL4	Output Low Voltage (P74~P77)	IOL = 15.0mA			0.4	
IPH	Pull-high current	Pull-high active, input pin at VSS	-50	-100	-240	μA
IPH2	Pull-high current (P74,P75)	Pull-high active, input pin at VSS		1		mA
ISB	Power down current	All input and I/O pin at VDD, output pin floating, WDT enabled			10	μA
ICC	Operating supply current	/RESET="High", Fosc=1.84324MHz (CK2="0"), output pin floating			3	mA

(2) 交流电气特性

(Ta=0°C~70°C, VDD=5V±5%, VSS=0V)

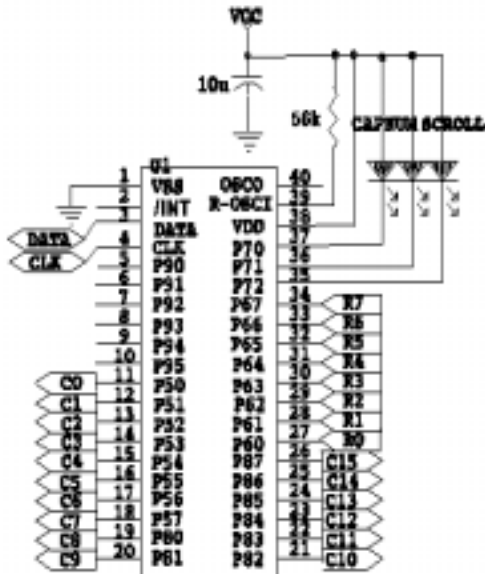
Symbol	Parameter	Conditions	Min	Typ	Max	Unit
Dclk	Input CLK duty cycle		45	50	55	%
Tins	Instruction cycle time (CK2="0")	RC Type	500		DC	ns
Ttcc	TCC input period		(Tins+20)/N [*]			ns
Twdt	Watchdog timer period	Ta=25°C		18		ms
Tdrh	Device reset hold period	Ta=25°C		18 ¹		ms

N= selected prescaler ratio.

¹ NOTE: Vdd = 5V, set up time period = 16.2ms ± 5%
Vdd = 3V, set up time period = 18.0ms ± 5%



7.应用电路



EM78P451

	R0	R1	R2	R3	R4	R5	R6	R7
C0			058				064	
C1		044						057
C2	110	016	001	002	017	031	046	
C3	045	070	112	003	018	032	047	
C4	115	114	113	004	019	033	048	
C5	035	021	006	005	020	034	049	050
C6	036	022	007	008	023	037	052	051
C7		118	119	010	025	039	054	
C8	116	015	120	121		029	043	061
C9	117	028	013	009	024	038	053	
C10	041	027	012	011	026	040	042	055
C11		092	076	123	091	093	090	084
C12	099	097	075	123	096	098	095	089
C13	104	102	085	086	101	103	100	105
C14	083		080	081	106	108	126	079
C15	060			124	125			042



附录

封装类型:

OTP MCU	Package Type	Pin Count	Package Size
EM78P451P	DIP	40	600 mil
EM78P451AQ	QFP	44	